

⑨日本国特許庁(JP) ⑩特許出願公開

⑪公開特許公報(A) 昭62-120041

⑫Int.Cl.  
H 01 L 21/76  
21/302

識別記号  
H 01 L 21/76  
21/302

府内整理番号  
S-7131-5F  
A-8223-5F

⑬公開 昭和62年(1987)6月1日

審査請求 未請求 発明の数 1 (全4頁)

⑭発明の名称 半導体装置の製造方法

⑮特願 昭60-260258

⑯出願 昭60(1985)11月20日

⑰発明者 池増慎一郎 川崎市中原区上小田中1015番地 富士通株式会社内

⑱出願人 富士通株式会社 川崎市中原区上小田中1015番地

⑲代理人 弁理士 井桁貞一

明細書

る半導体装置の製造方法に関するものである。

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

半導体基板を一定の高溫状態に保持しながら不純物拡散用のソースガスを含むエッティング用ガスを用いて異方性エッティングを行なうことにより、U溝の形成と同時に該U溝の全表面に不純物領域を形成することを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

(概要)

半導体装置の製造方法であって、エッティング用のガスに不純物拡散用のソースガスを混入することにより、溝の側壁を含む全表面に不純物を拡散しながらU溝の形成を可能とする。

(産業上の利用分野)

本発明は半導体装置の製造方法に関するものであり、特にドライエッティングによりU溝を形成す

(従来の技術)

従来、素子分離技術の一つとしてU溝素子分離法があるが、その前提としてシリコン基板にU溝を形成する必要がある。第3図は従来例のU溝を形成する方法を説明する例であり、1はシリコン基板、2は基板をエッティングする際にマスクとして使用する絶縁膜である。図において、CF<sub>4</sub>+O<sub>2</sub>ガスはエッティング用のガスであり、プラズマによって生成する活性化ラジカルFによってシリコン基板1はエッティングされる。このときエッティングを異方性とすればU溝が形成される。

(発明が解決しようとする問題点)

ところで素子間分離を完成させるためにはシリコン基板1の表面が反転してリーク電流が発生しないように、U溝の表面全般に不純物領域を形成する必要がある。従来、一般に不純物領域の形成はイオン打ち込み法によって行われている。しか

レイオン打ち込み法ではU溝の底部に不純物を打ち込むことができても側壁に打ち込むことは難しい。従ってこのため側壁に不純物領域が形成できないので、リーク混入の発生を防止することができないという問題点がある。

本発明はかかる従来例の問題点に鑑みて創作されたものであり、U溝を形成するとともに、側壁を含めたU溝の全表面に不純物領域を形成することを可能とする半導体装置の製造方法の提供を目的とする。

#### (問題点を解決するための手段)

本発明は半導体基板を一定の高溫状態に保持しながら不純物拡散用のソースガスを含むエッティング用ガスを用いて異方性エッティングを行なうことにより、U溝の形成と同時に該U溝の全表面に不純物領域を形成することを特徴とする。

#### (作用)

エッティング用ガスによりエッティングされて基板

誤6によってプラズマ状態となり、さらに電極4の間の印加電圧によってウェーハー5に照射される。

これにより解離したポロシイオンはまずシリコン基板1の表面に付着する。次にシリコン基板1がヒーター9によって加熱されて高溫状態にあるから、付着したポロシイオンは基板内部に拡散してP型領域を形成する(第2図(a))。

一方CF<sub>4</sub>ガスの解離によって生成した活性化ラジカルFはシリコン基板1を異方性エッティングしてU溝を形成する。

このポロシイオンの付着・拡散と活性化ラジカルFによるシリコン基板1のエッティングは同時的に行われる。(第2図(b))。すなわちU溝の底部にはポロシイオンが付着・拡散してP型領域を形成し、同時にエッティングされる。このときシリコン基板1の表面の不純物濃度はポロシイオンの供給により常に高濃度に保たれるから、エッティング速度の増大を図ることができる。一方、U溝の側壁部は活性化ラジカルFによってほとんど

にはU溝が形成される。同時に不純物拡散用のガスがU溝表面に付着して基板内に拡散することにより、U溝表面全体に不純物領域の形成が可能となる。

#### (実施例)

次に図を参照しながら本発明の実施例について説明する。第1図は本発明の実施例に係る半導体装置の製造方法を説明する図であり、3はチャンバー、4は電極、5はU溝を形成する対象となるウェーハー、6は高周波電源である。また7はエッティング用のCF<sub>4</sub>+O<sub>2</sub>ガス、8は不純物拡散用のBF<sub>3</sub>ガスであり、9はウェーハー5を1000℃前後に加熱するヒーターである。

また第2図(a)、(b)はこの製造方法によってウェーハー5の半導体基板1にU溝が形成される様子を示す断面図である。

これら第1図、第2図を参照しながら実施例の作用について説明する。チャンバー内に導入されたCF<sub>4</sub>+O<sub>2</sub>ガス7とBF<sub>3</sub>ガス8は高周波電

エッティングされないから(異方性エッティング)、その部分に付着したポロシイオンは基板1の内部に拡散してP型拡散領域を形成する。このようにしてU溝の側壁にP型領域を形成することができる。

以上説明したように、実施例によればU溝の底部のみならず側壁にもP型領域を形成することができる。本実施例を素子間分離用のU溝形成に用いればリーク混入の発生しない高性能の素子間分離が可能となる。また本発明をメモリ等に使用される容量の形成に適用することにより、小面積で所定の容積値を有する容量の形成が可能となる。

また実施例によればU溝形成と不純物領域の形成は同時的になされるので、半導体装置の製造効率の向上を図ることが可能となる。

なお実施例ではP型領域の形成について説明したが、不純物拡散用のソースガスの種類を変えることにより、N型領域の形成も可能となる。また実施例ではシリコン基板1を高溫に保つことに

よってU溝の側壁に不純物領域を形成したが、単にエッティングの高速化を図る目的に限る場合には、不純物が拡散しない程度にシリコン基板1の温度を下げればよい。

## (発明の効果)

以上説明したように、本発明によれば半導体基板を一定の高温に保持し、かつ不純物拡散用のソースガスを含むエッティングガスを用いて異方性エッティングするので、U溝を形成しながら同時に側壁を含めてU溝の表面全域に不純物領域の形成が可能となる。従って半導体装置の製造効率大幅な向上を図ることができる。

## 4. 図面の簡単な説明

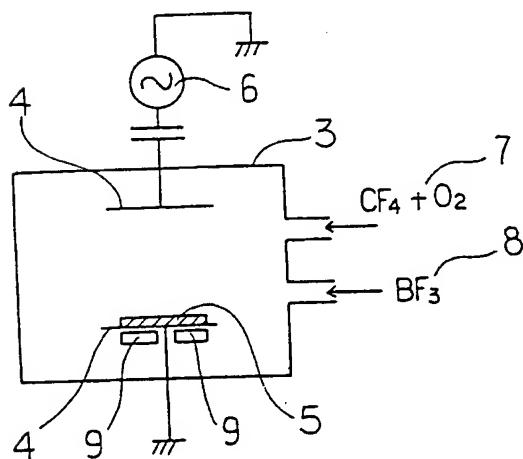
第1図、第2図は本発明の実施例に係る半導体装置の製造方法を説明する図であり、第3図は従来例の半導体装置の製造方法を説明する図である。

1 … シリコン基板（半導体基板）

2 … 絶縁膜

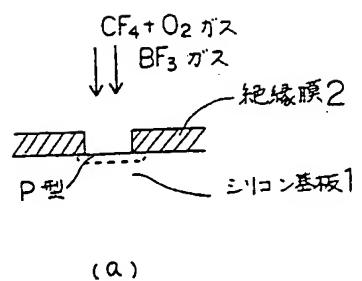
- 3 … チャンバー
- 4 … 電極
- 5 … ウェハー
- 6 … 周波数計
- 7 …  $\text{CF}_4 + \text{O}_2$  ガス（エッティング用のガス）
- 8 …  $\text{BF}_3$  ガス（不純物拡散ソース用のガス）
- 9 … ヒーター

代理人弁理士井桁貞一

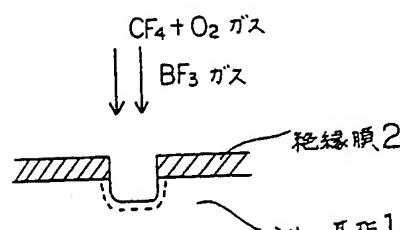


本発明の実施例図

第1図



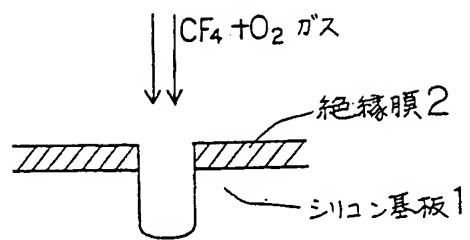
(a)



(b)

本発明の実施例図

第2図



従来例の製造方法の説明図

第3図